

VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS

PCT

INTERNATIONALER VORLÄUFIGER BERICHT ÜBER DIE PATENTIERBARKEIT

(Kapitel II des Vertrags über die internationale Zusammenarbeit auf dem Gebiet des Patentwesens)

REC'D	16 JAN 2006
WMO	PCT

Aktenzeichen des Anmelders oder Anwalts 2004P00832WO	WEITERES VORGEHEN		siehe Formblatt PCT/PEA/416
Internationales Aktenzeichen PCT/EP2005/050500	Internationales Anmeldedatum (Tag/Monat/Jahr) 07.02.2005	Prioritätsdatum (Tag/Monat/Jahr) 13.02.2004	
Internationale Patentklassifikation (IPK) oder nationale Klassifikation und IPK G06F15/80			
Anmelder SIEMENS AKTIENGESELLSCHAFT et al.			
<p>1. Bei diesem Bericht handelt es sich um den internationalen vorläufigen Prüfungsbericht, der von der mit der internationalen vorläufigen Prüfung beauftragten Behörde nach Artikel 35 erstellt wurde und dem Anmelder gemäß Artikel 36 übermittelt wird.</p> <p>2. Dieser BERICHT umfaßt insgesamt 7 Blätter einschließlich dieses Deckblatts.</p> <p>3. Außerdem liegen dem Bericht ANLAGEN bei; diese umfassen</p> <ul style="list-style-type: none"> a. <input checked="" type="checkbox"/> (an den Anmelder und das Internationale Büro gesandt) insgesamt 2 Blätter; dabei handelt es sich um <ul style="list-style-type: none"> <input checked="" type="checkbox"/> Blätter mit der Beschreibung, Ansprüchen und/oder Zeichnungen, die geändert wurden und diesem Bericht zugrunde liegen, und/oder Blätter mit Berichtigungen, denen die Behörde zugestimmt hat (siehe Regel 70.16 und Abschnitt 607 der Verwaltungsvorschriften). <input type="checkbox"/> Blätter, die frühere Blätter ersetzen, die aber aus den in Feld Nr. 1, Punkt 4 und im Zusatzfeld angegebenen Gründen nach Auffassung der Behörde eine Änderung enthalten, die über den Offenbarungsgehalt der internationalen Anmeldung in der ursprünglich eingereichten Fassung hinausgeht. b. <input type="checkbox"/> (nur an das Internationale Büro gesandt) insgesamt (bitte Art und Anzahl der/des elektronischen Datenträger(s) angeben), der/die ein Sequenzprotokoll und/oder die dazugehörigen Tabellen enthält/enthalten, nur in computerlesbarer Form, wie im Zusatzfeld betreffend das Sequenzprotokoll angegeben (siehe Abschnitt 802 der Verwaltungsvorschriften). 			
<p>4. Dieser Bericht enthält Angaben zu folgenden Punkten:</p> <ul style="list-style-type: none"> <input checked="" type="checkbox"/> Feld Nr. I Grundlage des Bescheids <input type="checkbox"/> Feld Nr. II Priorität <input type="checkbox"/> Feld Nr. III Keine Erstellung eines Gutachtens über Neuheit, erfinderische Tätigkeit und gewerbliche Anwendbarkeit <input type="checkbox"/> Feld Nr. IV Mangelnde Einheitlichkeit der Erfindung <input checked="" type="checkbox"/> Feld Nr. V Begründete Feststellung nach Artikel 35(2) hinsichtlich der Neuheit, der erfinderischen Tätigkeit und der gewerblichen Anwendbarkeit; Unterlagen und Erklärungen zur Stützung dieser Feststellung <input type="checkbox"/> Feld Nr. VI Bestimmte angeführte Unterlagen <input type="checkbox"/> Feld Nr. VII Bestimmte Mängel der internationalen Anmeldung <input type="checkbox"/> Feld Nr. VIII Bestimmte Bemerkungen zur internationalen Anmeldung 			
Datum der Einreichung des Antrags 01.12.2005	Datum der Fertigstellung dieses Berichts 13.01.2006		
Name und Postanschrift der mit der internationalen Prüfung beauftragten Behörde  Europäisches Patentamt D-80298 München Tel. +49 89 2399 - 0 Tx: 523656 epmu d Fax: +49 89 2399 - 4465	Bevollmächtigter Bediensteter Kamps, S Tel. +49 89 2399-7070		



INTERNATIONALER VORLÄUFIGER BERICHT ÜBER DIE PATENTIERBARKEIT

Internationales Aktenzeichen
PCT/EP2005/050500

Feld Nr. I Grundlage des Berichts

1. Hinsichtlich der **Sprache** beruht der Bericht auf der internationalen Anmeldung in der Sprache, in der sie eingereicht wurde, sofern unter diesem Punkt nichts anderes angegeben ist.
 - Der Bericht beruht auf einer Übersetzung aus der Originalsprache in die folgende Sprache, bei der es sich um die Sprache der Übersetzung handelt, die für folgenden Zweck eingereicht worden ist:
 - internationale Recherche (nach Regeln 12.3 und 23.1 b))
 - Veröffentlichung der internationalen Anmeldung (nach Regel 12.4)
 - internationale vorläufige Prüfung (nach Regeln 55.2 und/oder 55.3)

2. Hinsichtlich der **Bestandteile*** der internationalen Anmeldung beruht der Bericht auf (*Ersatzblätter, die dem Anmeldeamt auf eine Aufforderung nach Artikel 14 hin vorgelegt wurden, gelten im Rahmen dieses Berichts als "ursprünglich eingereicht" und sind ihm nicht beigelegt*):

Beschreibung, Seiten

1-24 in der ursprünglich eingereichten Fassung

Ansprüche, Nr.

1-7

eingegangen am 01.12.2005 mit Schreiben vom 24.11.2005

Zeichnungen, Blätter

1/7-7/7

in der ursprünglich eingereichten Fassung

- einem Sequenzprotokoll und/oder etwaigen dazugehörigen Tabellen - siehe Zusatzfeld betreffend das Sequenzprotokoll
3. Aufgrund der Änderungen sind folgende Unterlagen fortgefallen:
 - Beschreibung: Seite
 - Ansprüche: Nr. 8,9
 - Zeichnungen: Blatt/Abb.
 - Sequenzprotokoll (*genaue Angaben*):
 - etwaige zum Sequenzprotokoll gehörende Tabellen (*genaue Angaben*):
 4. Dieser Bericht ist ohne Berücksichtigung (von einigen) der diesem Bericht beigelegten und nachstehend aufgelisteten Änderungen erstellt worden, da diese aus den im Zusatzfeld angegebenen Gründen nach Auffassung der Behörde über den Offenbarungsgehalt in der ursprünglich eingereichten Fassung hinausgehen (Regel 70.2 c)).
 - Beschreibung: Seite
 - Ansprüche: Nr.
 - Zeichnungen: Blatt/Abb.
 - Sequenzprotokoll (*genaue Angaben*):
 - etwaige zum Sequenzprotokoll gehörende Tabellen (*genaue Angaben*):

* Wenn Punkt 4 zutrifft, können einige oder alle dieser Blätter mit der Bemerkung "ersetzt" versehen werden.

**INTERNATIONALER VORLÄUFIGER BERICHT
ÜBER DIE PATENTIERBARKEIT**

Internationales Aktenzeichen
PCT/EP2005/050500

Feld Nr. V Begründete Feststellung nach Artikel 35 (2) hinsichtlich der Neuheit, der erfinderischen Tätigkeit und der gewerblichen Anwendbarkeit; Unterlagen und Erklärungen zur Stützung dieser Feststellung

1. Feststellung
- | | |
|--------------------------------|-------------------|
| Neuheit (N) | Ja: Ansprüche 1-7 |
| | Nein: Ansprüche |
| Erfinderische Tätigkeit (IS) | Ja: Ansprüche 1-7 |
| | Nein: Ansprüche |
| Gewerbliche Anwendbarkeit (IA) | Ja: Ansprüche 1-7 |
| | Nein: Ansprüche |

2. Unterlagen und Erklärungen (Regel 70.7):

siehe Beiblatt

Zu Punkt V

Begründete Feststellung hinsichtlich der Neuheit, der erfinderischen Tätigkeit und der gewerblichen Anwendbarkeit; Unterlagen und Erklärungen zur Stützung dieser Feststellung

1. Es wird auf die folgenden Dokumente verwiesen:

- D1: RECHENBERG, POMBERGER: "Informatik-Handbuch, 3. Auflage" 2002; HANSER, MÜNCHEN, XP002327006
- D2: WIEGAND C, SIEMERS C, RICHTER H: "Definition of a Configurable Architecture for Implementation of Global Cellular Automaton" LECTURE NOTES IN COMPUTER SCIENCE, [Online] Bd. 2981, Februar 2004 (2004-02), Seiten 140-155, XP002326434 ISSN: 0302-9743 ISBN: 3-540-21238-8 Gefunden im Internet: URL:http://www.springerlink.com/media/16GPUPQTM0U7JAMNGADT/Contributions/6/L/U/6/6LU_6M1C0YCR9MEV2.pdf [gefunden am 2005-04-28]
- D3: JOZWIAK L ET AL: "Effective and efficient FPGA synthesis through general functional decomposition" JOURNAL OF SYSTEMS ARCHITECTURE, ELSEVIER SCIENCE PUBLISHERS BV., AMSTERDAM, NL, Bd. 49, Nr. 4-6, September 2003 (2003-09), Seiten 247-265, XP004464564 ISSN: 1383-7621
- D4: MIRSALEHI M M, GAYLORD T K: "Logical minimization of multilevel coded functions" APPLIED OPTICS, Bd. 25, Nr. 18, 15. September 1986 (1986-09-15), Seiten 3078-3088, XP002326433

2 Klarheit

- 2.1 Die Anmeldung erfüllt nicht die Erfordernisse des Artikels 6 PCT, weil die folgenden Ansprüche nicht klar sind:
- 2.2 Die Kategorie der Ansprüche 1-9 ist durch Verwendung des Ausdruckes "Architektur" unklar (siehe PCT Richtlinien II-5.12).
- 2.3 Der Begriff "die Kennungen" in Anspruch 1 ist nicht vorher definiert worden. Daher fehlt im Wortlaut des Anspruchs 1 der richtige Vorläufer. Dabei ist nicht entscheidend, wie die Kennungen ermittelt oder dargestellt werden, sondern daß zu jedem Implikanten eine Kennung in dem entsprechenden Speicherelement der

ersten Stufe gespeichert wird und somit die zweite Stufe durch Ausgangsvariablen der ersten Stufe addressiert wird (vgl. Beschreibung, Seite 15, Zeile 8-12).

Weiterhin geht aus der Beschreibung auf Seite 15, Zeile 16-20 hervor, daß dieses Merkmal für die Definition der Erfindung wesentlich ist.

Da der unabhängige Anspruch 1 dieses Merkmal nicht enthält, entspricht er nicht dem Erfordernis des Artikels 6 PCT in Verbindung mit Regel 6.3.b) PCT, daß jeder unabhängige Anspruch alle technischen Merkmale enthalten muß, die für die Definition der Erfindung wesentlich sind.

- 2.4 Einige der Merkmale ("eine Teilmenge ... zuzuführen sind"; "durch die Kennungen zu addressieren sind") in dem Vorrichtungsanspruch 1 beziehen sich auf ein Verfahren zur Verwendung der Vorrichtung und nicht auf die Definition der Vorrichtung anhand ihrer technischen Merkmale. Die beabsichtigten Einschränkungen gehen daher im Widerspruch zu den Erfordernissen des Artikels 6 PCT nicht klar aus dem Anspruch hervor.
- 2.5 In Anspruch 1 ist nicht klar, auf welches technische Merkmal der Vorrichtung sich der Begriff "zugehörden" in "in einem zugehörenden, ermittelten Implikanten" bezieht (vergleiche Beschreibung Seite 15, Zeile 8-12).

3 Neuheit und erforderliche Tätigkeit

- 3.1 Das Dokument D1 wird als nächstliegender Stand der Technik gegenüber dem Gegenstand des Anspruchs 1 angesehen. Es offenbart (die Verweise in Klammern beziehen sich auf dieses Dokument):

"Rekonfigurierbare Architektur einer Rechnereinrichtung mit wenigstens einem einzeln konfigurierbaren und/oder rekonfigurierbaren (eine rekonfigurierbare Auslegung des Schaltnetzes in Bild 17, z.B. in Form eines EEPROM oder PLDs, gehört zum allgemeinen Stand der Technik) Schaltwerk, das eine Stufe mit

Eingängen und eine Stufe mit Ausgängen aufweist (Schaltnetz in Bild 17), wobei Ausgangsvariable zumindest einiger der Ausgänge zu einem Zeitpunkt t_{n-1} , die Eingangsvariablen an zugeordneten Eingängen des Schaltwerks zu einem Zeitpunkt t_n bilden (Bild 17) und wobei Mittel zu einem taktgesteuerten Speichern der Ausgangsvariablen des Schaltwerks zwischen den Zeitpunkten t_{n-1} und t_n vorgesehen sind (Speicher in Bild 17)."

3.2 Der Gegenstand des Anspruchs 1 unterscheidet sich von dem aus D1 bekannten Schaltwerk dadurch, daß das Schaltwerk

eine erste Stufe aus mehreren parallel geschalteten Speicherelementen besitzt, die über Eingabeleitungen adressierbar sind, wobei jedem Speicherelement eine Teilmenge der in einem zugehörigen, ermittelten Implikanten gebundenen Eingabeveriablen zuzuführen sind, eine der ersten Stufe nachgeordnete zweite Stufe besitzt mit Speicherelementen, die durch die Kennungen der einzelnen Implikanten zu adressieren sind,

- eine der zweiten Stufe nachgeordnete dritte Stufe besitzt mit Mitteln zu einer disjunktiven Verknüpfung der Ausgabewerte der einzelnen Implikanten aus den Speicherelementen der zweiten Stufe.

- 3.3 Der Gegenstand des Anspruchs 1 ist somit, falls die in Abschnitt 2 beschriebenen Klarheitseinwände behoben werden, neu (Artikel 33(2) PCT).
- 3.4 Der technische Effekt, der durch diesen Unterschied erzeugt wird, besteht darin, daß eine Wahrheitstabelle, die wesentlich mehr Eingangs- als Ausgangsvariablen besitzt, mit weniger Speicherelementen im Vergleich zu einer klassischen RAM-basierten-Lookup-Table realisiert werden kann.
- 3.5 Die mit der vorliegenden Erfindung zu lösende Aufgabe kann somit darin gesehen werden, den Speicherbedarf für die Implementierung einer Wahrheitstabelle zu reduzieren.
- 3.6 Die in Anspruch 1 der vorliegenden Anmeldung für diese Aufgabe vorgeschlagene

**INTERNATIONALER VORLÄUFIGER
BERICHT ZUR PATENTIERBARKEIT
(BEIBLATT)**

Internationales Aktenzeichen

PCT/EP2005/050500

Lösung beruht, falls die in Abschnitt 2 beschriebenen Klarheiteinwände behoben werden, aus den folgenden Gründen auf einer erfinderischen Tätigkeit (Artikel 33(3) PCT):

- 3.7 Dokument D3 (Seite 248, linke Spalte, letzter Abschnitt - rechte Spalte, 2. Abschnitt & Tabelle 1 & Abbildung 2) offenbart die Aufspaltung einer in Hardware zu realisierenden Funktion in mehrere Stufen, wobei jede Stufe aus einer Reihe von Speicherelementen, in diesem Falle Lookup-Tabellen (LUT), besteht. Allerdings löst D3 eine etwas andere Aufgabe, nämlich die Abbildung einer zu realisierenden Funktion auf ein LUT-basiertes FPGA. Die in D3 gewählte Lösung unterscheidet sich von der in Anspruch 4 vorgeschlagenen Lösung dadurch, daß die Anzahl der Stufen nicht auf drei festgelegt ist, sondern von der abzubildenden Funktion abhängig ist.
- 3.8 Dokument D4 (Seite 3079; linke Spalte, "A. Introduction") offenbart die Zerlegung einer Funktion in eine Reihe von Wahrheitstabellen (unity-result truth table) und eine disjunktive Verknüpfung der Ausgangsvariablen dieser Wahrheitstabellen. D. h. Dokument D4 offenbart nur eine 2-stufige Ausbildung des Schaltwerkes. Die erste Stufe kann dabei entweder mittels Logikgattern (Seite 3081-3083, rechte Spalte "A. Hardware Logic Gates") oder mittels eines optischen CAMs (Seite 3083, "B. Optical implementation) realisiert werden. Es gibt keinen Hinweis darauf, diese erste Stufe in zwei Stufen zu zerlegen. Vielmehr wird vorgeschlagen die Komplexität der abzubildenden Funktion durch ein spezielles mathematisches Verfahren zu reduzieren.
- 3.9 Die Ansprüche 2-7 sind vom Anspruch 1 abhängig und erfüllen damit, falls die in Abschnitt 2 beschriebenen Klarheiteinwände behoben werden, ebenfalls die Erfordernisse des PCT in bezug auf Neuheit und erfinderische Tätigkeit.

Patentansprüche

1. Rekonfigurierbare Architektur einer Rechnereinrichtung mit wenigstens einem einzeln konfigurierbaren und/oder rekonfigurierbaren Schaltwerk, das

- 5 - eine erste Stufe mit Eingängen aufweist und aus mehreren parallel geschalteten Speicherelementen gebildet ist, die über Eingabeleitungen adressierbar sind, wobei jedem Speicherelement eine Teilmenge der in einem zugehörenden, ermittelten Implikanten gebundenen Eingabevariablen zuzuführen sind,
- 10 - eine der ersten Stufe nachgeordnete zweite Stufe mit Speicherelementen aufweist, die durch die Kennungen der einzelnen Implikanten zu adressieren sind,

15 und

- eine der zweiten Stufe nachgeordnete dritte Stufe mit Ausgängen und mit Mitteln zu einer disjunktiven Verknüpfung der Ausgabewerte der einzelnen Implikanten aus den Speicherelementen der zweiten Stufe aufweist,

20 wobei Ausgangsvariable zumindest einiger der Ausgänge zu einem Zeitpunkt t_{n-1} die Eingangsvariablen an zugeordneten Eingängen des Schaltwerks zu einem Zeitpunkt t_n bilden und wobei Mittel zu einem taktgesteuerten Speichern der Ausgangsvariablen des Schaltwerks zwischen den Zeitpunkten t_{n-1} und t_n vorgesehen sind.

25 2. Architektur nach Anspruch 1, dadurch gekennzeichnet, dass die Speichermittel Registerspeicherelemente sind.

30 3. Architektur nach Anspruch 1 oder 2, gekennzeichnet durch mit Hilfe von Minimierungsverfahren ermittelten Implikanten.

35 4. Architektur nach einem der vorangehenden Ansprüche, dadurch gekennzeichnet, dass die erste Stufe mit der zweiten Stufe über wenigstens einen Crossbar-Switch miteinander verknüpft ist.

5. Architektur nach einem der vorangehenden Ansprüche, gekennzeichnet durch CAMs- und/oder RAMs als Speicherelemente.
6. Architektur nach einem der vorangehenden Ansprüche, gekennzeichnet durch eine Implementierung wenigstens eines CGAs.
7. Architektur nach einem der vorangehenden Ansprüche, gekennzeichnet durch magnetoresistive Speicherelemente, insbesondere vom TMR-Typ.